PWM/PFM 控制三路 DC-DC 降压转换器

■ 产品概述

LN5030 是一款由基准电压源、振荡电路、比较器、PWM 控制电路等构成的三路 CMOS 降压型 DC/DC 调整器，具有全输入电压范围内的低纹波、高效率和大输出电流等特点。

LN5030 内置功率 MOSFET，集成了过压、过流、过热、短路等诸多保护电路，在超过控制值时会自动断开，以保护芯片。本产品结合了微型封装和低消耗电流等特点，最适合在移动设备的电源内部使用。

■ 封装

QFN3*3-20L

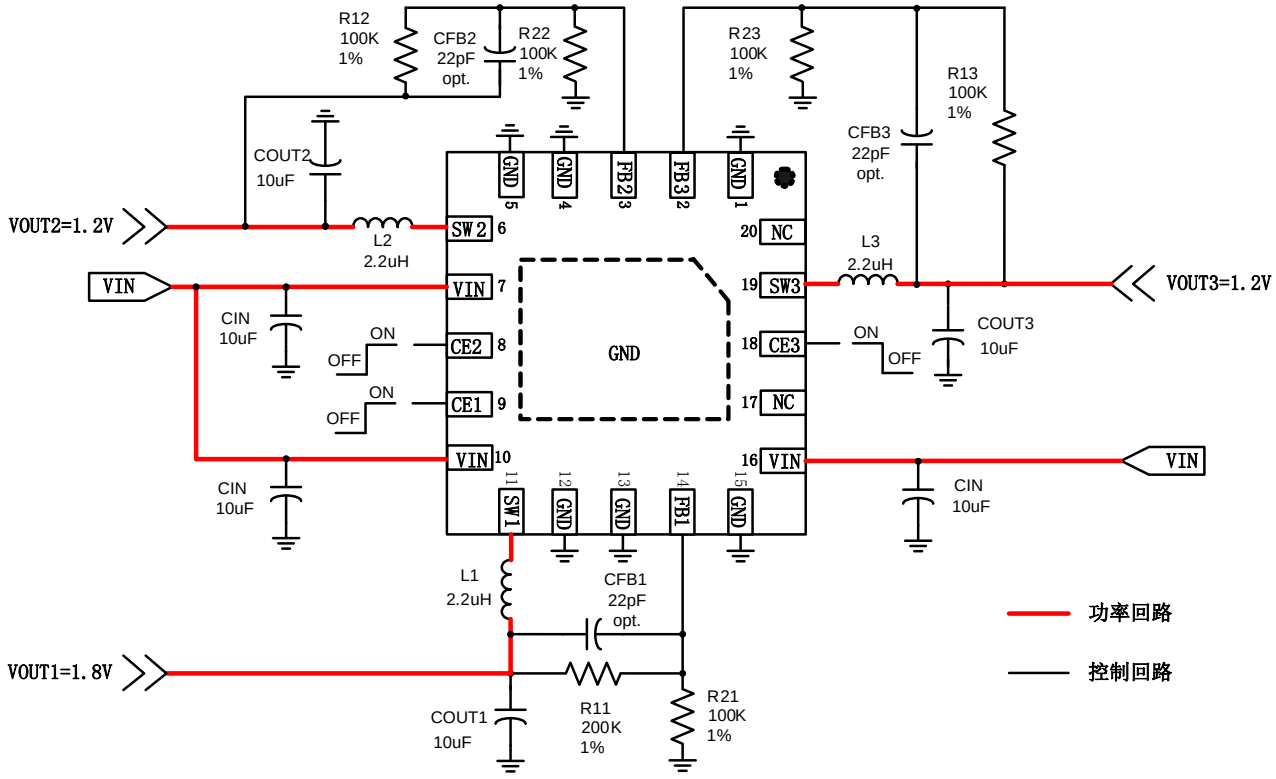
■ 用途

- 数码相机、电子记事本、PDA 等移动设备电源
- 照相机、视频设备、通信设备的稳压电源
- 微机电源
- 机顶盒

■ 产品特点

- 高效率　　最大效率可达 95%
- 最大输出电流　　1.2A
- 甚小输出纹波　　<±0.4%
- 低压操作　　可达 100%占空比
- 短路保护

■ 典型应用电路

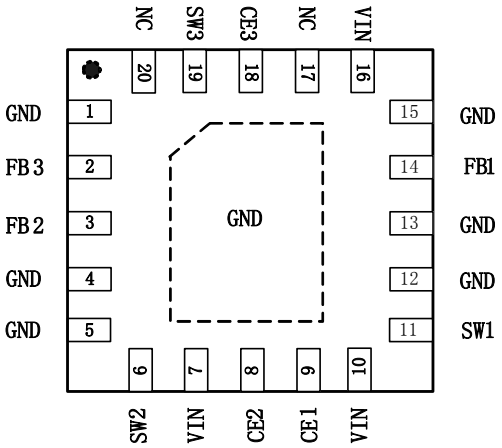


■ 订购信息

LN5030B①②-③

数字项目	符号	描述
①	D	QFN3*3-20L 封装
②	R	卷带方向正向
	L	卷带方向反向
③	G	绿料

■ 引脚配置



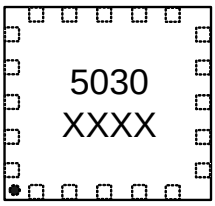
QFN3*3-20L
(TOP VIEW)

■ 引脚分配

引脚号	符号	引脚说明
1	GND	地
2	FB3	通路 3 电压反馈端
3	FB2	通路 2 电压反馈端
4	GND	地
5	GND	地
6	SW2	通路 2 内部开关输出端
7	VIN	电源输入端
8	CE2	通路 2 使能输入端
9	CE1	通路 1 使能输入端
10	VIN	电源输入端
11	SW1	通路 1 内部开关输出端
12	GND	地
13	GND	地
14	FB1	通路 1 电压反馈端
15	GND	地
16	VIN	电源输入端
17	NC	悬空
18	CE3	通路 3 使能输入端
19	SW3	通路 3 内部开关输出端
20	NC	悬空
散热片	GND	散热片接地

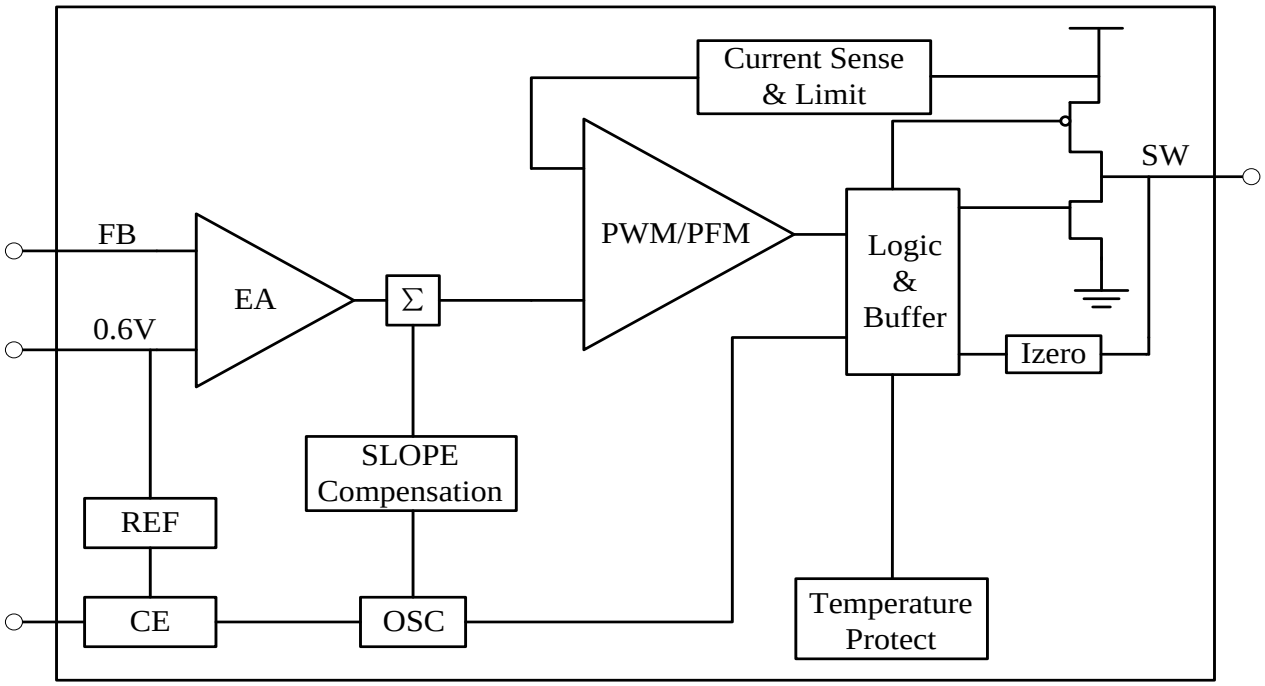
■ 打印信息

- QFN3*3-20L



XXXX 表示公司内部编号，用于质量信息追踪

■ 功能框图



芯片 1/3 功能框图

■ 绝对最大额定值

项目	符号	绝对最大额定值	单位
输入电压	VIN	-0.3～7.5	V
输出电压	VFB	-0.3～6.5	
	VSW	-0.3～VIN + 0.3	
CE端电压	VCE	-0.3～VIN + 0.3	V
SW端电流	ISW	±2	A
工作环境温度	Topr	-40～＋85	℃
保存温度	Tstg	-55～＋125	

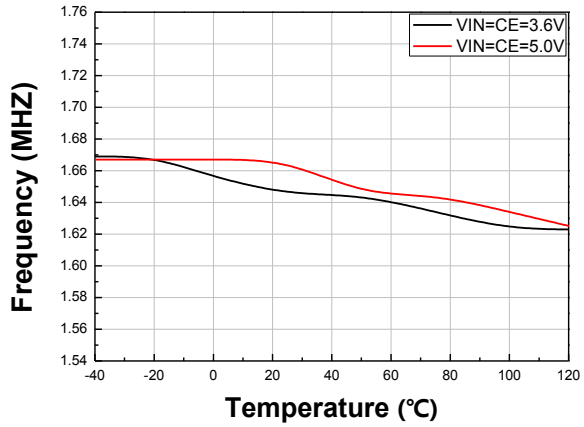
■ 电学特性参数

CIN=10uF, COUT1~3=10uF, L1~L3=2.2uH

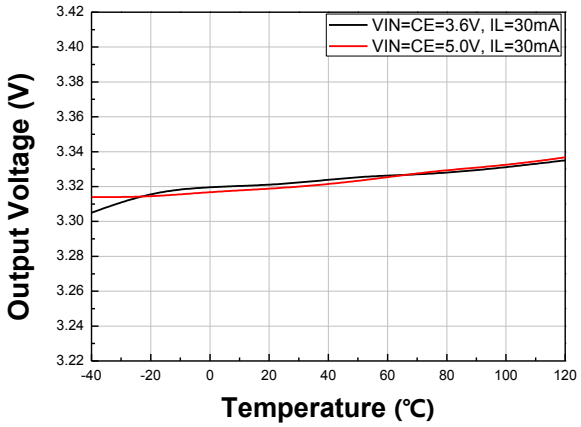
项目	符号	条件	最小值	典型值	最大值	单位
输入电压范围	VIN	-	2.5	-	5.5	V
欠压保护	UVLO	-	-	2.5	-	V
欠压保护迟滞	UVLO_HYS	-	-	200	-	mV
过压保护	OVP1,2,3	-	-	6.2	-	V
过压保护迟滞	OVP_HYS1,2,3	-	-	250	-	mV
FB 反馈电压	VFB1,2,3	Ta=25℃	0.588	0.6	0.612	V
待机电流	ISTB1,2,3	VCE=0V, VIN=5V	0	-	1	uA
静态电流	IQ1,2,3	VFB=110%, ILOAD=0	-	50	-	uA
工作电流	IACT1,2,3	VFB=90%, VIN=5V	-	350	550	uA
峰值电流限制	ILIM1,2,3	VFB=90%, VIN=5V	1.7	-	-	A
负载调整度	ΔVOUT1,2,3	ILOAD=10mA to 1.0A	-	0.5	-	%
线性调整度	$\frac{\Delta VOUT1,2,3}{\Delta VIN1,2,3 \times VOUT1,2,3}$	VIN=2.5V to 5.5V	-	0.04	0.4	%
振荡频率	FOSC1,2,3	VOUT=100%	-	1.5	-	MHz
最大占空比	DMAX1,2,3	-	100	-	-	%
功率管内阻_P	RDSON_P1,2,3	ISW1,2,3=100mA	-	0.3	-	Ω
功率管内阻_N	RDSON_N1,2,3	ISW1,2,3= 100mA	-	0.2	-	Ω
SW 端漏电流	ILEAK_SW1,2,3	VCE=0V, VIN=5V	-	±0.01	±1	uA
CE 开启电平	VCEH1,2,3	VIN=5V	1.5	-	-	V
CE 关断电平	VCEL1,2,3	VIN=5V	-	-	0.7	V
过温保护	TSHD1,2,3	-	-	150	-	℃
过温保护迟滞	T_HYS1,2,3	-	-	20	-	℃

■ 特性曲线

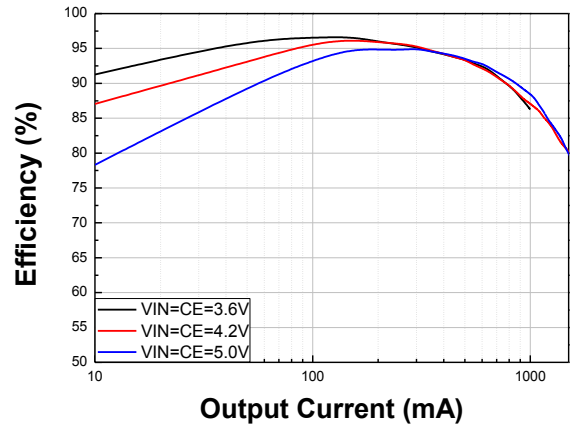
1、频率温度曲线



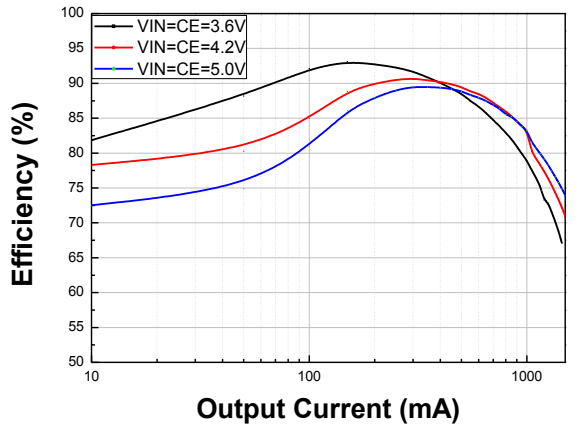
2、输出电压温度曲线



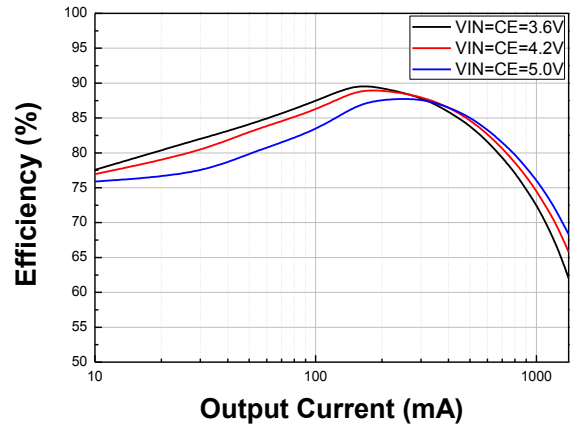
3、效率 @ VOUT=3.3V



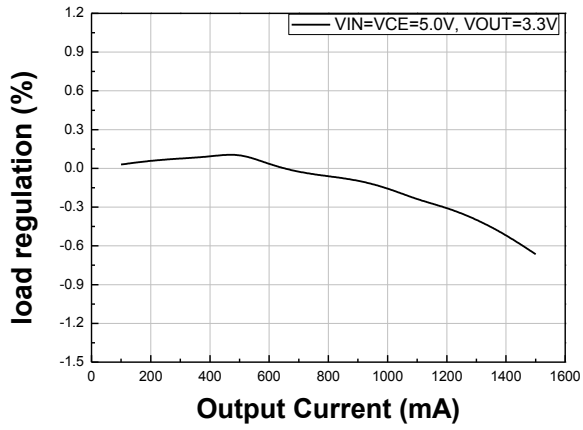
4、效率 @ VOUT=1.8V



5、效率 @ VOUT=1.2V

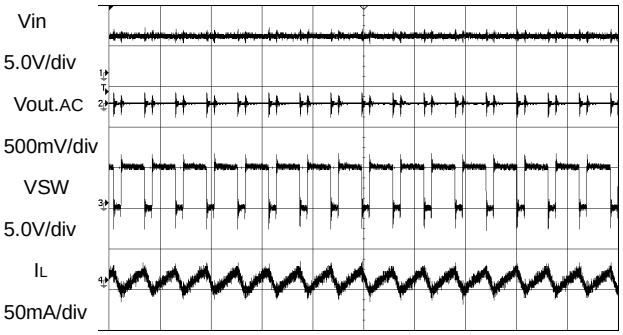


6、负载调整率@ VOUT=3.3V



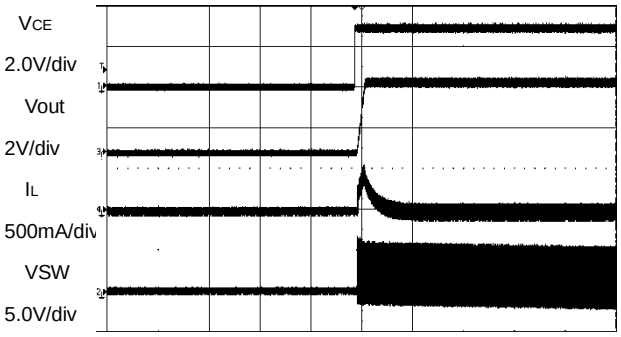
7、工作状态

VIN=5.0V, VOUT=3.3V, IL=1.0A



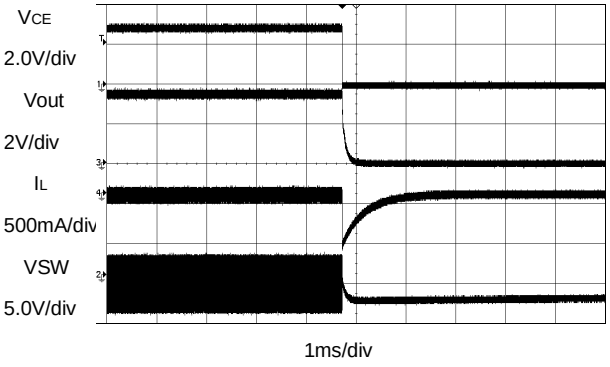
8、CE 开启

VIN=5.0V, VOUT=3.3V, IL=1.0A



9、CE 关断

VIN=5.0V, VOUT=3.3V, IL=1.0A



■ 功能说明

- **概述**

LN5030 是一款由基准电压源、振荡电路、比较器、PWM 控制电路等构成的三路 CMOS 降压 DC/DC 调整器。输入电压范围 2.5V ~ 5.5 V，输出电压可低至 0.6V，最大能提供三路 1.2A 负载电流。

LN5030 采用电流模控制架构，内部集成了主功率管（PMOSFET）和续流管（NMOSFET），在正常工作状态下，主功率管在每个 OSC 上升沿开启，FB 和内部基准电压的差值经由误差放大器 EA 放大后，与电感电流峰值采样信号比较并产生关闭主功率管的 PWM 信号，主功率管关闭后续流管开启，直到下个周期来临或者电感电流反向时关闭。

当输出电流增加时，FB 电压有轻微的降低，PWM 信号将晚一点产生，主功率管导通更久一点时间，随着占空比的增大，输出电压提高并达到新的稳态。

- **关断状态**

任何一路降压的 CE 引脚端电压低于 0.7V 时，该路降压处于关断状态，且不影响其余两路的工作。在关断状态下，芯片不工作，电路工作电流低于 1uA。

- **短路保护**

输出对地短路时，LN5030 开关频率降低以防止电感电流的增加超出功率管电流限制，并且通过降低占空比来实现短路保护。

- **温度保护**

当 LN5030 芯片内的温度超过 150°C 时，芯片会停止工作，在直到温度降低到 130°C 以下时，芯片恢复工作。

■ 应用说明

- **输出电压设置**

输出电压通过以下公式计算得到，

$$VOUT = 0.6 \times (1 + \frac{R1}{R2})$$

建议 R2 选用百 K 级电阻以降低待机功耗。

- **输入电容**

输入电容在交流电路中电压下降时提供能量，在直流电路中具有整流作用。输入电容纹波电流可以通过以下公式计算：

$$ICIN = ILOAD \times \sqrt{\frac{VOUT}{VIN}\left(1 - \frac{VOUT}{VIN}\right)}$$

ILOAD 是负载电流，VOUT 是输出电压，VIN 是输入电压。

输入电容值可以由以下公式计算：

$$CIN = \frac{ILOAD}{\mathrm{fs} \times \Delta VIN} \times \frac{VOUT}{VIN} \times \left(1 - \frac{VOUT}{VIN}\right)$$

fs 是开关频率，Δ VIN 是输入纹波电流。

典型应用中建议使用 10uF 以上的陶瓷电容。

- **输出电容**

输出电容值决定了输出电压纹波，输出电压纹波由以下公式计算：

$$\Delta VOUT = \frac{VOUT}{\mathrm{fs} \times L} \times \left(1 - \frac{VOUT}{VIN}\right) \times \left(RESR + \frac{1}{8 \times \mathrm{fs} \times COUT}\right)$$

fs 是开关频率， RESR 为输出电容的等效串联电阻。

输出电容可以选择低 ESR 的钽电容或陶瓷电容，低 ESR 的电容可以降低输出电压纹波。

输出电容也会影响系统的稳定性和瞬态响应，典型应用中建议使用 10uF 以上的陶瓷电容。

- **电感**

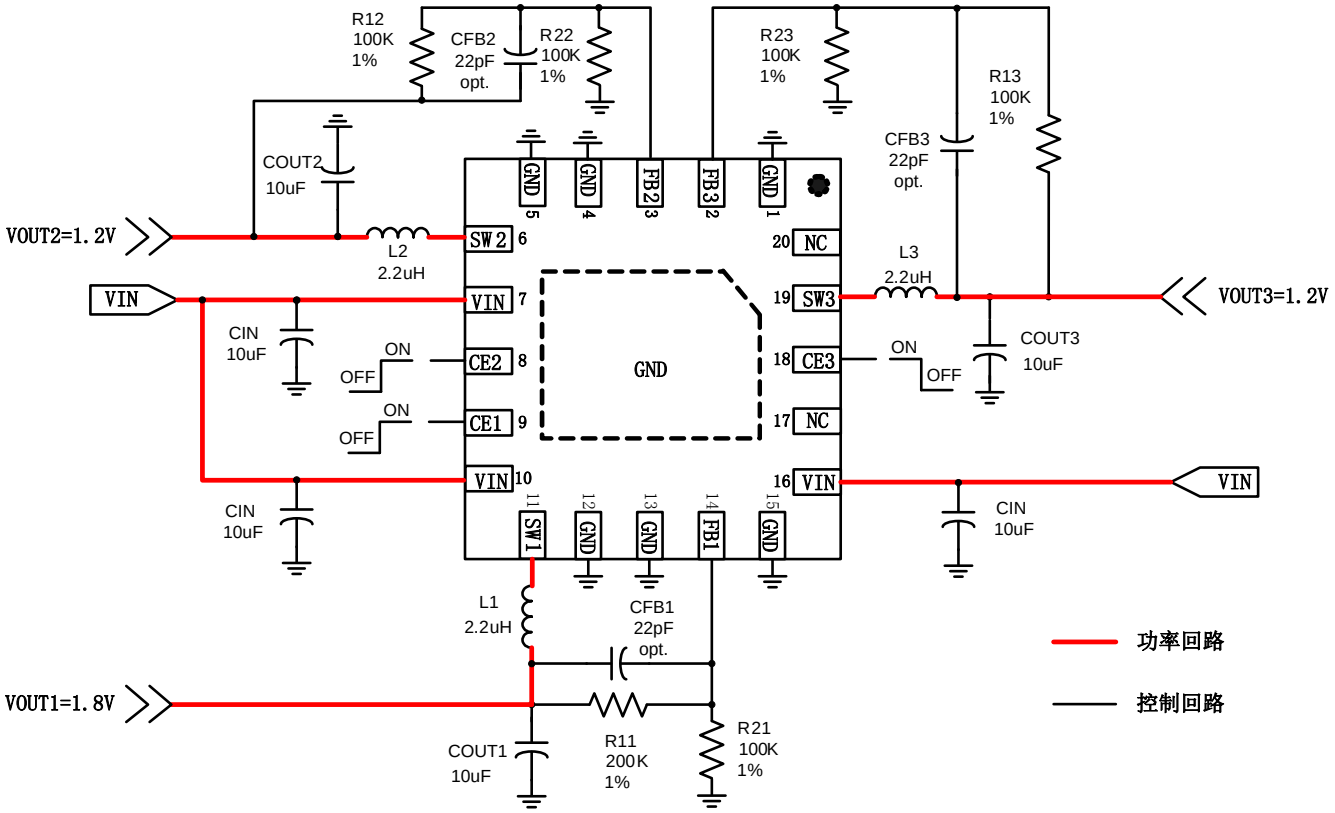
电感值可以由以下公式计算：

$$L = \frac{VOUT}{\mathrm{fs} \times \Delta IL} \times \left(1 - \frac{VOUT}{VIN}\right)$$

fs 是开关频率，Δ IL 是电感电流的峰值，一般取电感电流的 40%。

典型应用中建议使用 2.2uH 的线圈电感。

■ 典型应用方案



■ PCB 布局

为了使噪音最低和操作性能最佳，PCB 布局时以下几点建议可作为参考：

1、VIN、SW、GND 组成的功率通路，尽量采用短而宽的布线，避免过孔。

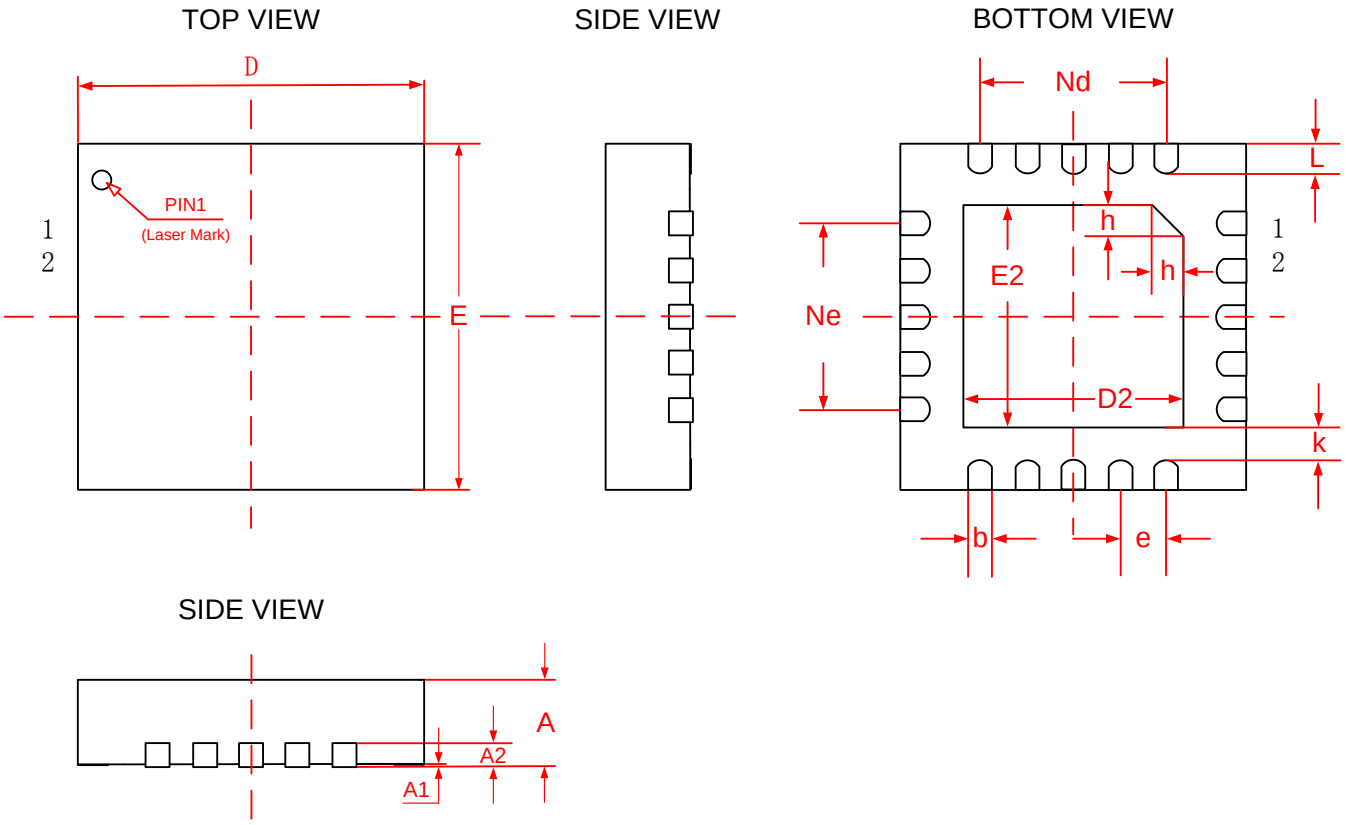
2、输入电容尽量靠近输入引脚。

3、反馈路径远离电感和功率通路。

4、PCB 上的地线应尽可能大,以便更好的散热。

■ 封装信息

- QFN3*3-20L



Symbol	Dimensions In Millimeters		
	Min	Normal	Max
A	0.70	0.75	0.80
A1	-	0.02	0.05
A2	0.203REF		
b	0.15	0.20	0.25
D	2.90	3.00	3.10
D2	1.80	1.90	2.00
E	2.90	3.00	3.10
E2	1.80	1.90	2.00
e	0.40BSC		
K	0.20	0.30	0.40
L	0.20	0.25	0.30
h	0.20	0.25	0.30
Ne	1.60BSC		
Nd	1.60BSC		