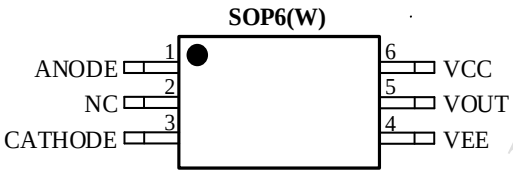
光耦兼容型单通道隔离栅极驱动芯片

概述

PN7903是一款光耦兼容型单通道隔离栅极驱动芯片，该芯片可以作为大功率MOSFET、SiC和IGBT的驱动开关。PN7903的输入级和光耦特性一致，并且引脚分配保持兼容，在良好兼容采用传统光耦设计的原理图、PCB的同时，提供了更好的可靠性和使用寿命。PN7903的输出级提供5.3A拉电流和5.5A灌电流的峰值电流能力，并且具有低至65ns（典型值）的传播延时和小于30ns脉宽失真。

PN7903相比于光耦具有更高的绝缘强度、可靠性以及更宽的工作温度范围，使其非常适用于电机驱动、太阳能、逆变器、通讯和工业电源应用。

封装/订购信息



订购代码	UVLO版本	封装
PN7903SH-A1	12V	SOP6(W)
PN7903SH-B1	8V	SOP6(W)

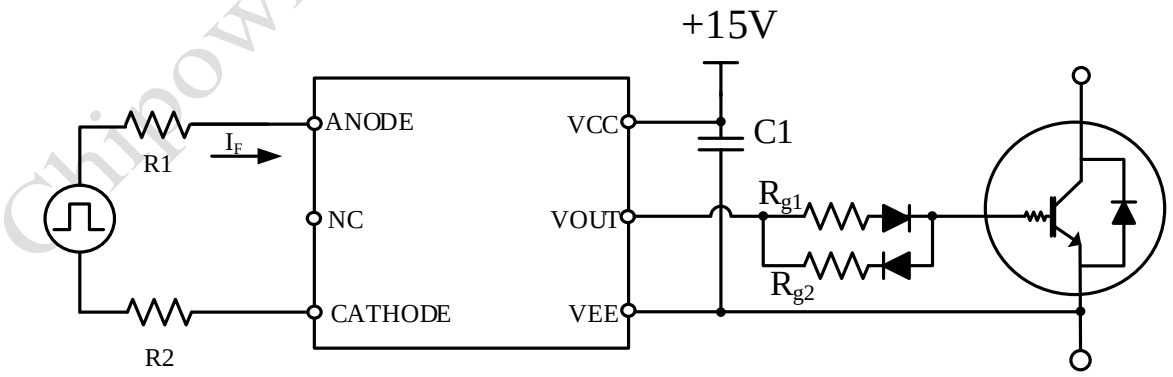
特性

- Pin-to-Pin光耦隔离器
- 宽电源电压范围：
  VCC：14~33V（12V UVLO版本）
  10~33V（8V UVLO版本））
- 欠压保护功能
- 输入反向电压能力：6.5V
- 提供5.3/5.5A峰值拉电流和灌电流
- 快速传播延时（典型值65ns）
- 低脉宽失真（小于30ns）
- 快速上升和下降时间（最大值28ns/25ns）
- CMTI大于150kV/μs
- 工作结温范围T_J：-40~150℃
- 安全相关认证：
  UL 1577: 5700V_{RMS} 1 minute
  DIN VDE V 0884-17:2021-10: 8000V_{PK}
  CQC GB4943.1-2022

应用领域

- 隔离式MOSFET、SiC和IGBT栅极驱动器
- 电机驱动应用
- 太阳能以及逆变器应用
- 通讯和工业电源应用

典型应用示意图

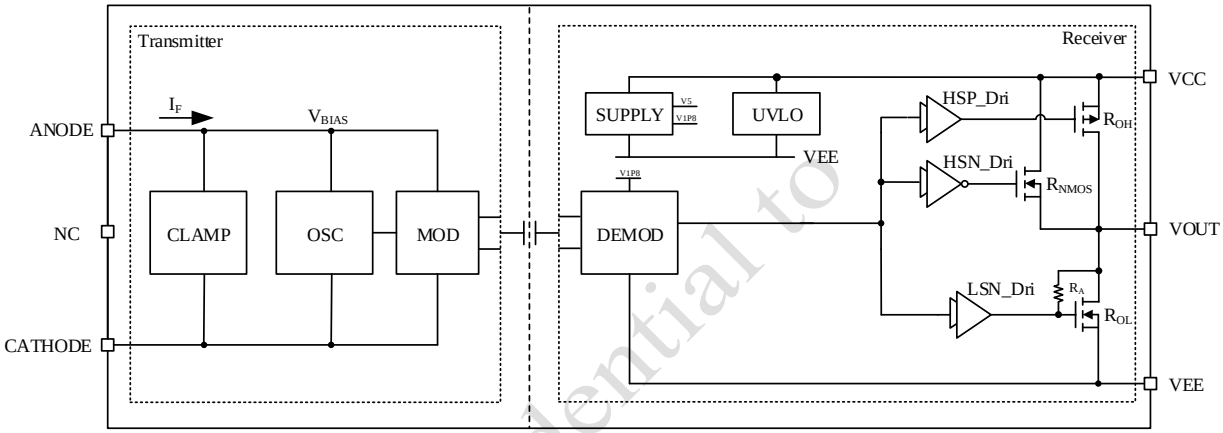


Chipown Confidential

管脚定义

管脚名	管脚标号	管脚功能描述
ANODE	1	正极引脚。
NC	2	空脚，内部无连接。
CATHODE	3	负极引脚。
VEE	4	电源负端。
VOUT	5	栅极驱动输出脚。
VCC	6	电源正端。在VCC和VEE之间尽可能近地靠近芯片引脚放置一个去耦电容。

功能框图



Chipown Confidential to

绝对最大额定值(1)

平均输入电流 $I_{F(AVG)}$ 25mA
峰值瞬态输入电流 $I_{F(TRAN)}$
.....0.2A@<1μs 脉冲，200pps
反向输入电压 $V_{R(MAX)}$ 7.5V
输出侧电源电压 V_{CC}.....-0.3~35V
输出电压 V_{OUT}.....-0.3~ V_{CC}+0.3V
人体模式 ESD 能力(2)（HBM）.....±2kV
存储温度范围.....-55~150℃
最大工作结温 T_J.....150℃
封装热阻 θ_{JC}（SOP6(W)）..... 65℃/W

备注:

(1) 加在器件上的电压，电流或温度如果超过绝对最大额定值，可能会导致器件退化或永久性地损坏。这里只是给出能够承受的限值，并不意味在此条件下器件的功能性操作无误，器件长期工作在绝对最大额定值条件下会影响器件的可靠性；以上绝对最大额定值是指在 T_A=25℃下获得，除非另有说明;

(2) 产品委托第三方严格按照芯片级ESD标准(ANSI/ESDA/JEDEC JS-001-2017)中的测试方式和流程进行测试。

适用工作范围

输出侧电源电压 V_{CC}
PN7903SH-A1，12V UVLO 版本.....14~33V
PN7903SH-B1，8V UVLO 版本.....10~33V
输入二极管正向电流 $I_{F(ON)}$.....7~16mA
输入二极管阳极-阴极电压 $V_{F(OFF)}$.....-6.5~0.8V
工作结温 T_J.....-40~150℃

备注:

(1) V_{CC}是参考V_{EE}电压。

电气特性(1)

(T_J=-40~150℃，I_F= 7 ~16mA (slew rate =2A/μs)，V_{EE} =GND，V_{CC}=15V，典型值是在 T_J=25℃测得，除非另有说明。)

参数	符号	条件	最小值	典型值	最大值	单位
输入参数						
低至高输入阈值电流	I_{FLH}	V_{OUT} > 5V, C_g = 1nF	1.5	2.8	4	mA
高到低输入阈值电压	V_{FHL}	V < 5V, C_g = 1nF	0.9			V
输入正向电压	V_F	I_F =10mA	1.8	2.1	2.4	V
输入正向电压的温度系数	$\Delta V_F/\Delta_T$	I_F =10mA		0.3		mV/℃
输入电容	C_{IN}	f = 0.5MHz		15		pF
输入反向击穿电压	V_R	I_R= 10μA	7.5			V
VCC 欠压锁定（PN7903SH-A1，12V UVLO 版本）						
输出欠压锁定	$UVLO_R$	V_{CC} 上升, I_F =10mA	11	12.5	13.5	V
	$UVLO_F$	V_{CC} 下降, I_F =10mA	10	11.5	12.5	V
回滞电压	$UVLO_{HYS}$			1		V
VCC 欠压锁定（PN7903SH-B1，8V UVLO 版本）						
输出欠压锁定	$UVLO_R$	V_{CC} 上升, I_F =10mA	7.8	8.5	9.2	V
	$UVLO_F$	V_{CC} 下降, I_F =10mA	7.05	7.75	8.45	V
回滞电压	$UVLO_{HYS}$			0.75		V

Chipown Confidential to

电气特性（续）

(T_J=-40~150℃，I_F= 7 ~16mA (slew rate =2A/μs)，V_{EE} =GND，V_{CC}=15V，典型值是在 T_J=25℃测得，除非另有说明。)

参数	符号	条件	最小值	典型值	最大值	单位
输出参数						
高电平峰值输出电流(2)	I_{OH}	I_F=10mA (I_{OH}), V_F = 0V (I_{OL}), V_{CC}=15V,C_{LOAD}=0.18μF, C_{VCC}=10μF,脉宽 <10μs		5.3		A
低电平峰值输出电流(2)	I_{OL}			5.5		A
高电平输出电压	V_{OH}	I_F = 10mA, I_O= -20mA (with respect to V_{CC})	0.02	0.04	0.08	V
		I_F = 10mA, I_O= 0mA		VCC		V
低电平输出电压	V_{OL}	V_F = 0V, I_O= 20mA		8	20	mV
输出电源电流（二极管导通）	I_{CC_H}	I_F = 10mA, I_O= 0mA		1	2.2	mA
输出电源电流（二极管关断）	I_{CC_L}	V_F = 0V, I_O= 0mA		1	2	mA
动态传输参数						
输出信号上升时间(2) (3)	t_R	C_g = 1nF, F_{SW} = 20kHz, Duty cycle=50% V_{CC}=15V		5	28	ns
输出信号下降时间(2) (3)	t_F			5	25	ns
高电平传播延迟(3)	t_{PLH}			65	100	ns
低电平传播延迟(3)	t_{PHL}			65	100	ns
脉宽失真|t_{PLH}-t_{PHL}|	t_{PWD}				30	ns
任何两个部件之间的部件间传播延迟偏移(4)	$t_{SK(PP)}$	C_g = 1nF, F_{SW} = 20kHz, Duty cycle=50% V_{CC}=15V, I_F = 10mA	-35		35	ns
VCC 的 UVLO 恢复延迟	t_{UVLO_REC}	从 0V 上升至 15V		30	50	μs
最小响应脉宽(5)	t_{PW_MIN}	F_{SW}=20kHz，改变输出状态的最小输入脉宽		30	70	ns

备注:

(1) 以上参数值均在上述对应的测试条件下得出;

(2) 设计保证;

(3) 具体参数定义见图 1;

(4) “任何两个部件之间的部件间传播延迟偏移”是指任何两个部件在相同 T_J 条件下测得;

(5) t_{PW_MIN} 是改变输出状态的最小输入脉宽，这并不意味着在此脉宽下可以保证其他动态时间参数在规格范围以内。

Chipown Confidential to

参数定义

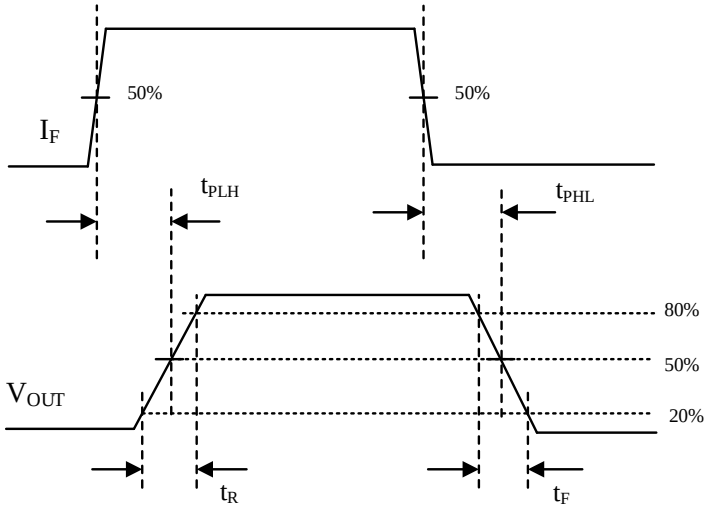


图 1. 输入/输出波形时序图

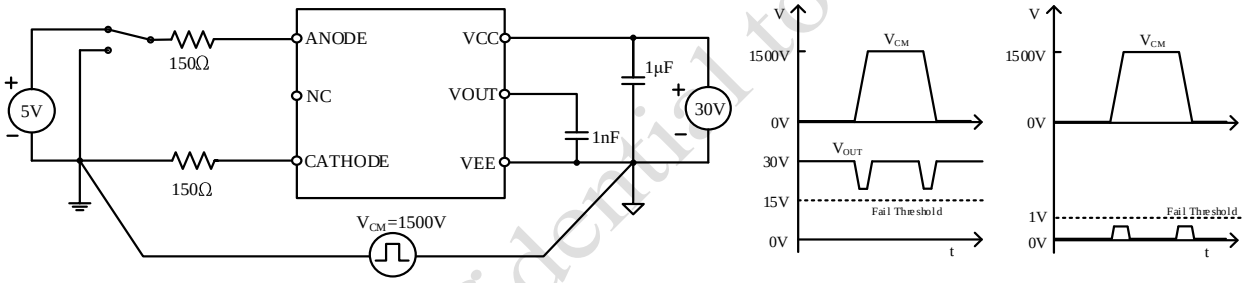


图 2. CMTI 测试电路

Chipown Confidential to

绝缘耐压规格

参数	符号	条件	规格	单位
电气间隙	CLR	Min. External Air Gap (Clearance)	8.5	mm
爬电距离	CPG	Min. External Tracking (Creepage)	8.5	mm
绝缘穿通距离	DTI	Distance through the Insulation	24	μm
相对漏电起痕指数	CTI	Comparative Tracking Index, DIN EN 60112 (VDE 0303-11)	>600	V
材料组别		IEC 60664-1	I	
过压类别按 IEC 60664-1		Rated mains voltage ≤ 600 V_{RMS}	I-IV	
		Rated mains voltage ≤ 1000 V_{RMS}	I-III	
气候类别			40/125/21	
污染等级			2	
隔离电压	V_{ISO}	$V_{TEST}=V_{ISO}$, t = 60s (qualification), V_{TEST} = 1.2 ×V_{ISO}, t = 1s (100% production)	5700	V_{RMS}
最大瞬态隔离电压	V_{IOTM}	V_{TEST} = V_{IOTM}, t = 60s (qualification) V_{TEST} = 1.2 ×V_{IOTM}, t = 1s (100% production)	8000	V_{PK}
最大隔离工作电压	V_{IOWM}	AC voltage (sine wave); time-dependent dielectric breakdown (TDDB) test	1500	V_{RMS}
		DC voltage;	2121	V_{DC}
最大重复峰值隔离电压	V_{IORM}	AC voltage (bipolar)	2121	V_{PK}
最大浪涌隔离电压	V_{IOSM}	Test method per IEC62368-1, 1.2/50us waveform, V_{TEST} = 1.6 × V_{IOSM} (qualification)	6250	V_{PK}
绝缘阻抗	R_{IO}	V_{IO} = 500V, T_{amb} = T_S	>10^9	Ω
	R_{IO}	V_{IO} = 500V, 100°C ≤ T_{amb} ≤ 125°C	>10^{11}	Ω
绝缘电容	C_{IO}	f = 1MHz	0.5	pF
视在电荷	q_{pd}	Method a: After I/O safety test subgroup 2/3, V_{ini} =V_{IOTM}, t_{ini} = 60s; $V_{pd(m)}$ =1.2 ×V_{IORM}, t_m =10s	<5	pC
		Method a: After environmental tests subgroup 1, V_{ini} = V_{IOTM}, t_{ini} = 60s; $V_{pd(m)}$ = 1.6 ×V_{IORM}, t_m=10s	<5	
		Method b1: At routine test (100% production) and preconditioning (type test), V_{ini} = V_{IOTM}, t_{ini} = 1s; $V_{pd(m)}$ = 1.875 ×V_{IORM}, t_m = 1s	<5	

Chipown Confidential

安全极限特性

参数	符号	条件	规格	单位
最大输出功耗	P_S	$R_{\theta JA}$=124 ℃/W, T_J=150 ℃, T_A=25 ℃	750	mW
最大输出电流	I_S	$R_{\theta JA}$=124 ℃/W, V_{CC}=15V, T_J=150 ℃, T_A=25 ℃	50	mA
		$R_{\theta JA}$=124 ℃/W, V_{CC}=24V, T_J=150 ℃, T_A=25 ℃	30	mA
最高温度	T_S		150	℃

安全相关认证

VDE	UL	CQC
Certified according to DIN V VDE V 0884-17:2021-10	Certified according to UL 1577 Component Recognition Program	Certified according to GB4943.1-2022
Reinforced Insulation V_{IORM}=2121V_{PEAK}, V_{IOTM}=8000V_{PEAK}, V_{IOSM}=6250V_{PEAK}	Single Protection, 5700V_{RMS} Isolation Voltage	Reinforced Insulation
40058599	E536504	In progress

Chipown Confidential to

典型性能特征

(T_J=25℃, I_F= 0或10mA(slew rate =2A/μs), V_{EE} =GND , V_{CC}=15V, F_{SW}=20kHz, Duty cycle=50%, V_{OUT} 接1nF到V_{EE}, 除非另有说明。)

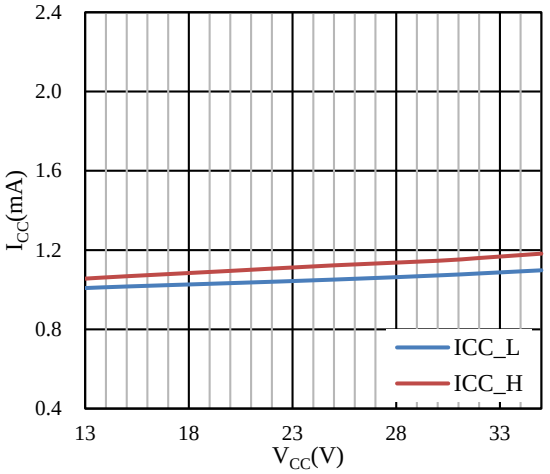


图 3. I_{CC} vs V_{CC}

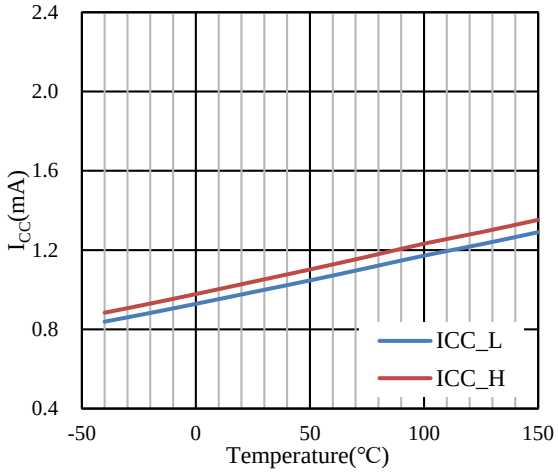


图 4. I_{CC} vs Temperature

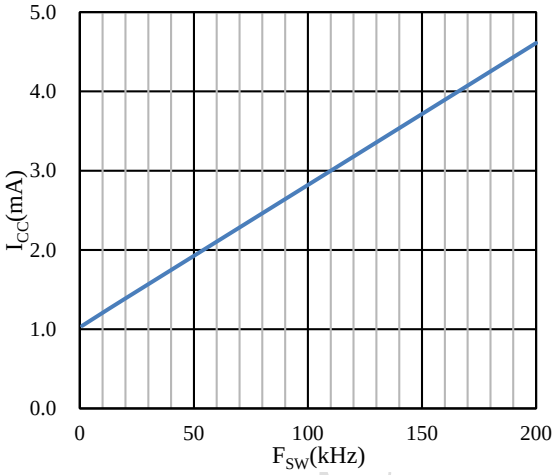


图 5. I_{CC} vs F_{sw}

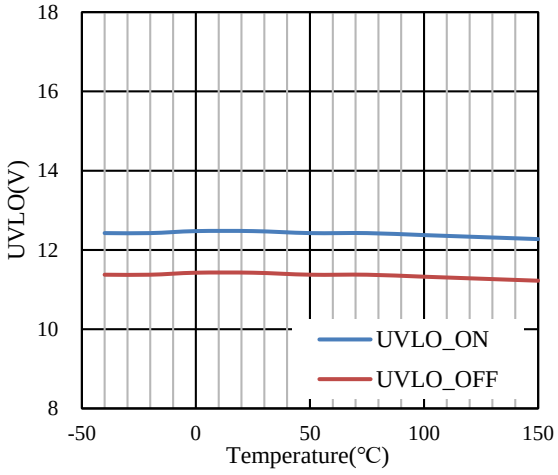


图 6. UVLO vs Temperature(PN7903SH-A1)

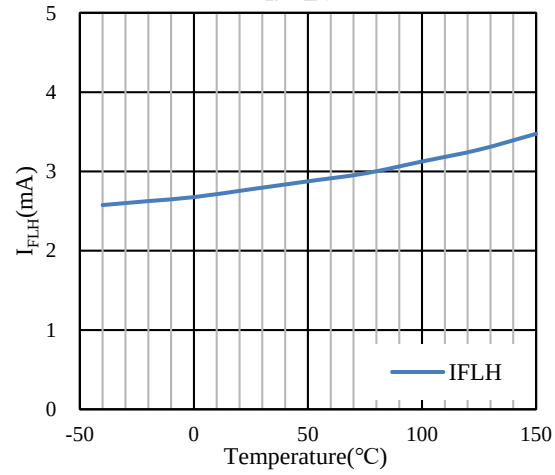


图 7. I_{FLH} vs Temperature

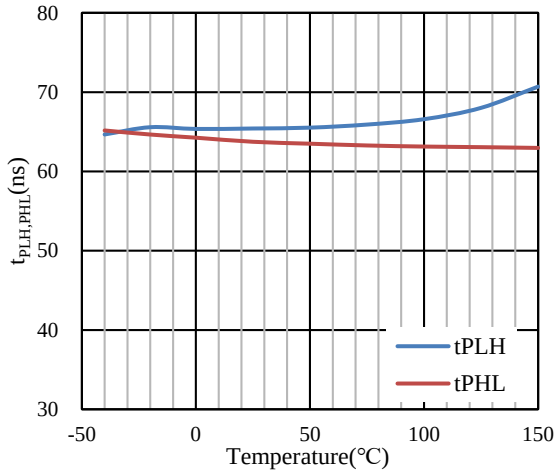


图 8. $t_{PLH,PHL}$ vs Temperature

典型性能特征（续）

(T_J=25℃， I_F= 0或10mA(slew rate =2A/μs)， V_{EE} =GND， V_{CC}=15V， F_{SW}=20kHz， Duty cycle=50%， V_{OUT} 接1nF到V_{EE}，除非另有说明。)

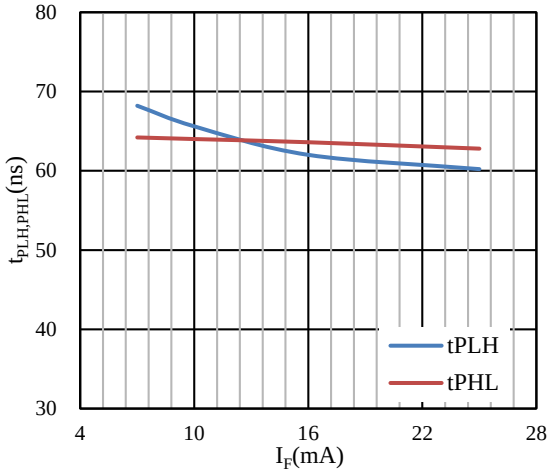


图 9. $t_{PLH,PHL}$ vs I_F

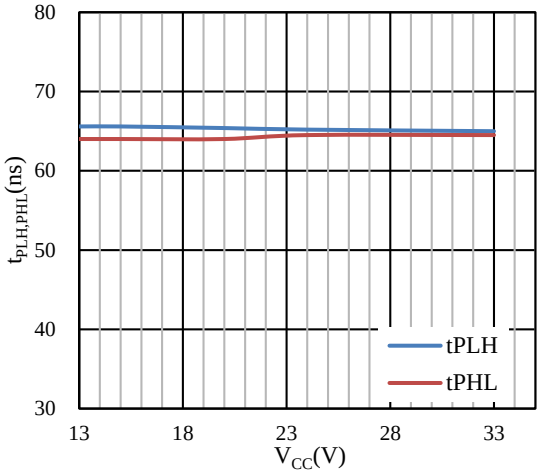


图 10. $t_{PLH,PHL}$ vs V_{CC}

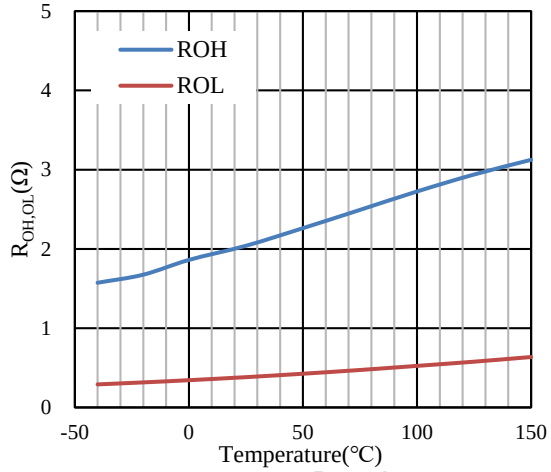


图 11. $R_{OH,OL}$ vs Temperature

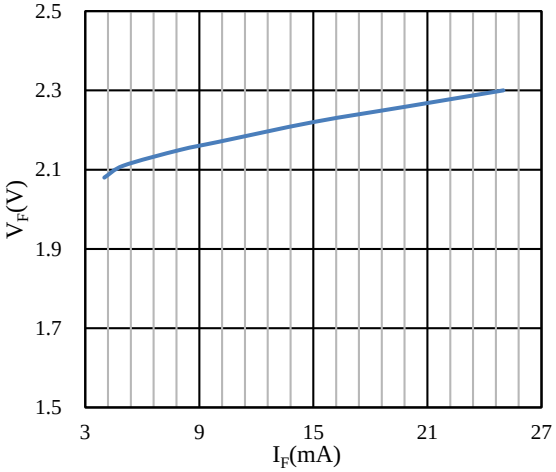


图 12. V_F vs I_F

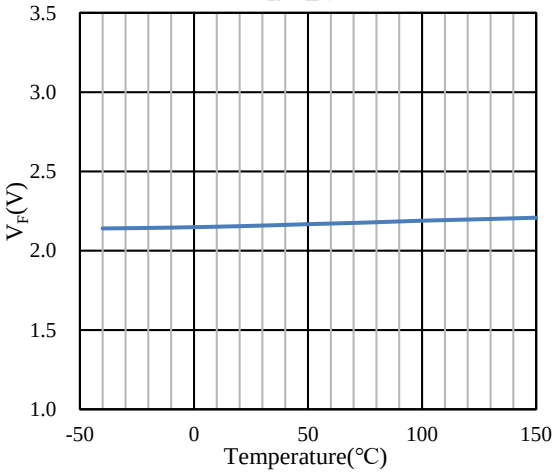


图 13. V_F vs Temperature

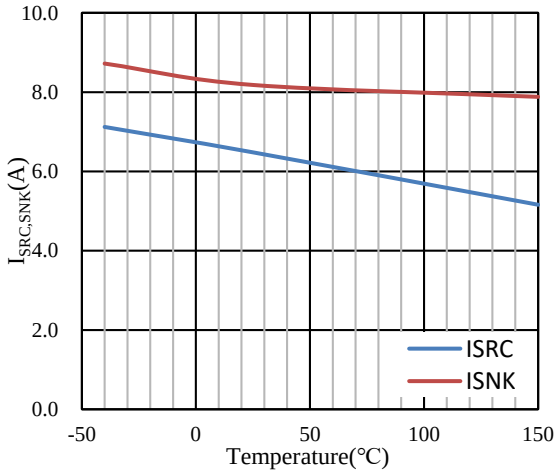


图 14. $I_{SRC,SNK}$ vs Temperature

功能描述

PN7903是一款光耦兼容型单通道隔离栅极驱动芯片，该芯片可以作为大功率MOSFET、SiC和IGBT的驱动开关。PN7903的输入级和光耦特性一致，并且引脚分配保持兼容，在良好兼容采用传统光耦设计的原理图、PCB的同时，提供了更好的可靠性和使用寿命。PN7903的输出级提供5.3A拉电流和5.5A灌电流的峰值电流能力，并且具有低至65ns（典型值）的传播延时和小于30ns脉宽失真。

1. 电源供电

输入级采用仿二极管，因此输入端不需要电源。

输出电源VCC工作电压高达33V。对于使用双极性电源的应用，功率器件通过栅极上相对于发射极或源极的负电压关断。该应用防止功率器件由于米勒电流引起误导通。双极电源工作的VCC和VEE输出电源的典型值相对于GND为15V和-8V（对于IGBT）以及20V和 -5V（对于SiC MOSFET）。

对于单极电源工作，VCC电源连接至相对于GND的15V电压（对于IGBT）以及20V电压（对于SiC MOSFET）。VEE电源连接至0V电压。

2. 输入

PN7903的输入级采用仿二极管，引脚1为阳极，引脚3为阴极。引脚2没有内部连接，可以保持开路或接地。输入级没有电源和接地引脚。当通过向阳极施加相对于阴极的正电压（应使用外部电阻器来限制正向电流）来正向偏置仿二极管时，正向电流I_F会流入仿二极管。仿二极管上的正向压降为2.1V（典型值）。推荐的正向电流范围为7mA至16mA。当I_F 超过阈值电流I_{FLH}时，会传输一个高频信号。接收器检测到该信号，VOUT 被驱动为高电平。仿二极管的动态阻抗非常小，且正向压降的温度系数典型值为0.3mV/℃。这使在所有工作条件下正向电流I_F具有出色的稳定性。如果阳极电压降至V_{FHL}以下或反向偏置，则栅极驱动器输出为低电平。仿二极管的反向击穿电压大于7.5V。因此允许5V反向偏置。

3. 驱动输出

PN7903输出级上拉结构采用一个P沟道MOSFET和一个并联的N沟道MOSFET。N沟道MOSFET 可以提供峰值源电流的短暂提升，从而实现快速导通。当输出状态从低变为高时，通过在短时间内短暂导通N沟道MOSFET来实现快速导通。该N沟道MOSFET 的导通电阻(R_{NMOS})约为0.7Ω。

R_{OH} 参数是直流测量值，仅代表P沟道器件的导通电阻，典型值为2Ω。此参数仅适用于P沟道器件，因为上拉N沟道器件在直流条件下保持在关断状态，并且仅在输出状态从低电平变为高电平时短暂导通。因此，在该短暂导通阶段，上拉级的有效电阻远低于R_{OH}，从而能够更快地导通。导通阶段输出电阻是$R_{OH} \parallel R_{NMOS}$。

PN7903中的下拉结构仅包含N沟道MOSFET。由于输出级MOS具有极低压降，因此能够实现轨到轨输出。

表1.输出级导通电阻

R_{NMOS}	R_{OH}	R_{OL}	单位
0.7	2	0.4	Ω

4. 欠压锁定（UVLO）

PN7903输出级提供欠压保护功能。当VCC上升到开启电压$UVLO_R$时，输出为高电平。当VCC下降到欠压保护阈值$UVLO_F$时，输出为低电平。VCC开启延时为t_{UVLO_REC}，t_{UVLO_REC}和VCC电源的状态有关，在某些对UVLO延时要求较高的场合，请在系统上仔细评估t_{UVLO_REC}延时时间。图15显示了VCC UVLO延时特性。

Chipown Confidential

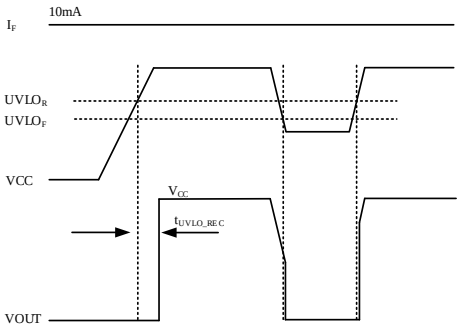


图15. VCC UVLO延时特性

5. 有源下拉

有源下拉功能用于在VCC没有供电的情况下，将MOSFET、IGBT或SiC的栅极电压拉低。此功能可防止功率器件误导通。

当输出级没有电源或处于UVLO状态时，PN7903通过有源钳位电路限制输出电压上升，驱动器输出保持为低。在这种情况下，上管PMOS通过上拉电阻保持关闭，而下管NMOS栅极通过一个电阻连接到驱动器输出。此时，输出被有效钳位到低于NMOS的阈值电压，该电压约为1.8V。

6. 短路钳位

在短路期间，短路钳位功能将驱动器VOUT引脚电压限制到略高于VCC电压。短路钳位功能有助于保护MOSFET，IGBT或SiC过压击穿或退化。内部二极管可流过最大500mA电流，持续时间为10μs。使用外部肖特基二极管可以提高电流能力。

Chipown Confidential to

布局建议

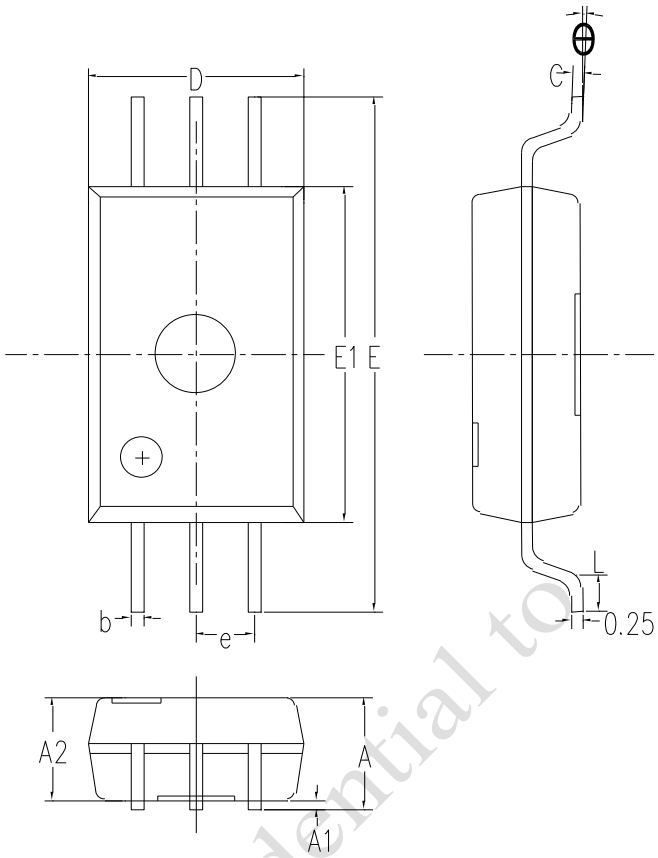
在 PCB 布局时，应考虑以下建议以确保 PN7903 正常工作。

1. 必须靠近 VCC 和 VEE 之间放置低 ESR 和 ESL 电容以旁路噪声。
2. 必须将功率管栅极充放电的高峰值电流限制在最小面积。这样可以降低环路电感并使功率管栅极端子上的噪声最小化。栅极驱动器必须尽可能靠近功率管。
3. 为确保初次级之间的隔离性能，请避免在驱动器下方放置任何 PCB 走线。建议使用 PCB 开槽，以防止影响隔离性能。
4. 如果驱动电压高、负载重或开关频率高，PN7903 可能会消耗较大功率。恰当的 PCB 布局有助于将热量从芯片传递到 PCB，并尽量减少与电路板的连接热阻。
5. 建议将连接到 VCC 和 VEE 引脚的走线加宽。但必须遵守前面提到的高压注意事项。
6. 如果系统是多层板，建议通过多个尺寸合适的通孔将 VCC 和 VEE 引脚连接到内部接地或电源平面。这些通孔应位于 IC 引脚附近，使热导率最大化。注意，不同高压走线或铺铜不要重叠。
7. 使用标准 FR-4 UL94V-0 印刷电路板，因为它在高频下的介电损耗更低，吸湿性更小，强度和刚度更高，并且具有更好的阻燃特性。

Chipown Confidential to

封装信息

封装外形尺寸 SOP6(W)



尺寸 / 符号	最小（mm）	最大（mm）	尺寸 / 符号	最小（mm）	最大（mm）
A	---	3.550	E	11.250	11.750
A1	0.100	0.300	E1	7.400	7.600
A2	3.080	3.280	e	1.27(BSC)	
b	0.380	0.470	L	0.550	0.950
c	0.200	0.300	θ	0°	8°
D	4.580	4.780			

表层丝印	封装
PN PN7903 YWWXXXXX	SOP6(W)

备注：Y：年份代码； WW：周代码； XXXXX：内部代码

Chipown Confidential to

备注:

1. 此制图可以不经通知进行调整;
2. 器件本体尺寸不含模具飞边。

重要声明

无锡芯朋微电子股份有限公司保留更改规格的权利，恕不另行通知。无锡芯朋微电子股份有限公司对任何将其产品用于特殊目的的行为不承担任何责任，无锡芯朋微电子股份有限公司没有为用于特定目的产品提供使用和应用支持的义务。无锡芯朋微电子股份有限公司不会转让其专利许可以及任何其他的相关许可权利。

任何半导体产品在特定条件下都有一定的失效或者发生故障的可能，买方有责任在使用我司产品进行系统设计、试样和整机制造时遵守安全标准并采取安全措施，充分进行验证，以避免潜在失败风险可能造成人身伤害或者财产损失情况的发生。

Chipown Confidential to